



Europäisches Patentamt
European Patent Office
Office européen des brevets



Veröffentlichungsnummer: **0 441 129 A1**

(12)

EUROPÄISCHE PATENTANMELDUNG

(21) Anmeldenummer: **91100315.0**

(51) Int. Cl.⁵: **H03M 11/20**

(22) Anmeldetag: **11.01.91**

(30) Priorität: **18.01.90 DE 4001269**

(43) Veröffentlichungstag der Anmeldung:
14.08.91 Patentblatt 91/33

(84) Benannte Vertragsstaaten:
AT BE CH DE DK ES FR GB GR IT LI LU NL SE

(71) Anmelder: **DEUTSCHE THOMSON-BRANDT
GMBH**

W-7730 Villingen-Schwenningen(DE)

(72) Erfinder: **Füldner, Friedrich**
Wilstorffstrasse 19
W-7730 Villingen-Schwenningen(DE)
Erfinder: **Baas, Dieter**
Sofienstrasse 10
W-7640 Kehli-Auenheim(DE)

(74) Vertreter: **Einzel, Robert, Dipl.-Ing.**
**Deutsche Thomson-Brandt GmbH Patent-
und Lizenzabteilung Göttinger Chaussee 76**
W-3000 Hannover 91(DE)

(54) **Schaltungsanordnung zur Abfrage einer Tastatur.**

(57)

2.1 Zum Abfragen einer Tastatur werden matrixartig angeordnete Reihen- und Spaltenleitungen über Tastenkontakte miteinander verbunden und die Signale den Eingängen einer Erkennungsschaltung zugeführt. Mit n Reihen- und m Spaltenleitungen können $m \times n$ Tasten abgefragt werden.

2.2 Bei gleicher Anzahl von Leitungen kann die Tastenzahl einer Tastatur auf $2 (m \times n)$ verdoppelt werden, wenn die Auswerteschaltung zur Abfrage der Tastatur bidirektionale Ports PA und PB für die Reihen- und Spaltenleitungen besitzt, wobei zwei Tastengruppen T1 und T2 aus $n \times m$ Tasten gebildet werden. Die Reihenleitungen der einen Tastengruppe sind über Dioden mit ersten Ports PA der Auswerteschaltung und die Spaltenleitungen der ersten Tastengruppe mit zweiten Ports der Auswerteschaltung verbunden. Die Reihenleitungen der zweiten Tastengruppe T2 sind mit den ersten Ports der Auswerteschaltung und die Spaltenleitungen der zweiten Tastengruppe T2 über Dioden mit den zweiten Ports PB der Auswerteschaltung verbunden. Die ersten und zweiten Ports werden abwechselnd als Ein- und Ausgänge geschaltet, wobei an den jeweiligen Ausgängen die Abfrageimpulse in zyklischer Reihenfolge anliegen.

2.3 Tastatur zur Steuerung von elektronischen

Geräten.

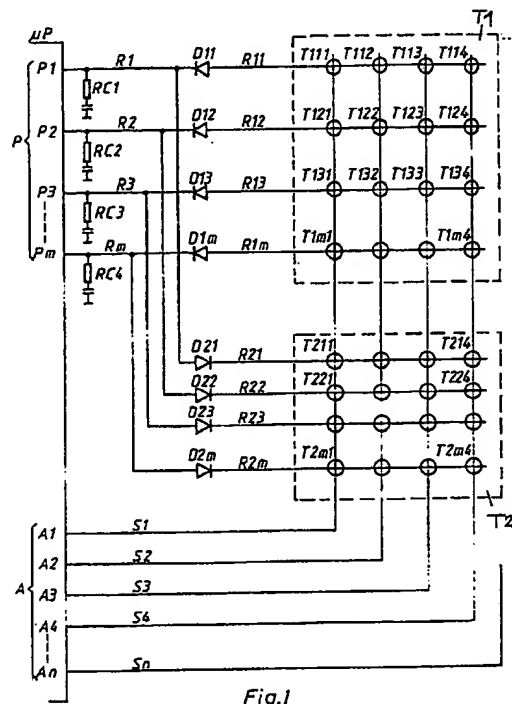


Fig.1

SCHALTUNGSANORDNUNG ZUR ABFRAGE EINER TASTATUR

Die Erfindung betrifft eine Schaltungsanordnung zur Abfrage einer Tastatur. Zur Einsparung von Leitungen wird eine Tastatur von matrixartig angeordneten Reihen- und Spaltenleitungen abgefragt, deren Kreuzungspunkte bei der Betätigung von Tasten der Tastatur elektrisch verbunden werden. Dazu werden auf die eine Gruppe der Leitungen zyklisch auftretende Abfrageimpulse gegeben, die über die Tastenkontakte auf die andere Gruppe der Leitungen an eine Auswerteschaltung gelangen. Auf diese Weise kann eine Tastatur mit m Reihenleitungen und n Spaltenleitungen aus m mal n Tasten aufgebaut werden. Die Anzahl der erzielbaren Tasten ist demnach von der Anzahl der von der Auswerteschaltung zur Verfügung gestellten Leitungen abhängig.

Der Erfindung liegt die Aufgabe zugrunde, bei gleicher Anzahl von Leitungen die verfügbare Tastenanzahl einer Tastatur zu verdoppeln, d.h. bei Vorhandensein von m Reihenleitungen und n Spaltenleitungen $2(m \times n)$ Tasten zu ermöglichen. Diese Aufgabe wird durch die in den Patentansprüchen 1 und 2 angegebene Erfindung gelöst. Weitere Ausgestaltungen der Erfindung ergeben sich aus den Unteransprüchen.

Nachfolgend wird die Erfindung an einem Ausführungsbeispiel mit Hilfe der Zeichnung erläutert.

- Figur 1 zeigt eine erste Ausführungsform der Erfindung
- Figur 2 zeigt die zur Erläuterung der Wirkungsweise der Schaltung nach Figur 1 erforderlichen Signale
- Figur 3 zeigt eine zweite Ausführungsform der Erfindung
- Figur 4 zeigt die sich auf Figur 3 beziehenden Signale
- Figur 5 zeigt eine weitere Verdoppelung der Tastenkontakte
- Figur 6 zeigt ein Diagramm zur Erläuterung der Figur 5

Zunächst wird mit Hilfe der Figur 1 ein erstes Ausführungsbeispiel der Erfindung beschrieben, bei welchem angenommen wird, daß es sich um eine Anordnung aus $m=3$ Reihenleitungen und $n=4$ Spaltenleitungen handelt. Üblicherweise können hiermit $3 \times 4 = 12$ Tasten abgefragt werden und es wird nachfolgend beschrieben, wie eine Tastatur mit 24 Tasten realisiert werden kann.

Der Mikroprozessor uP besitzt in diesem Fall drei I/O-Ports P (P1, P2, P3), an welche die Reihenleitungen R1, R2 und R3 ange-

schlossen sind. An den Ports P1, P2 und P3 liegen RC-Glieder RC1, RC2 und RC3, so daß die Ausgangspotentiale hoch oder niedrig geschaltet werden können. Das Tastenfeld T besteht aus einer ersten Tastengruppe T1 mit den Tasten T111 bis T134 und aus einer zweiten Tastengruppe T2 mit den Tasten T211 bis T234, welche die Reihenleitungen R mit den Spaltenleitungen S verbinden, die mit Ausgangsports A des Mikroprozessors uP verbunden sind.

Die Wirkungsweise der Schaltung nach Figur 1 wird mit Hilfe der Signale der Figur 2 beschrieben.

Die Ausgänge P1 bis P3 laden die Kondensatoren C1, C2 und C3 der RC-Glieder auf ein Potential auf und entladen diese wieder auf Bezugspotential, wie in Figur 2 gezeigt, so daß während der Zyklen Z1, Z3, Z5, Z7 die Ports P auf niedrigem Potential liegen, während der Zyklen Z2, Z4, Z6 und Z8 liegen diese auf hohem Potential. Die Abfrage der Tasten T111 bis T234 geschieht dadurch, daß von den Ausgängen A1 bis A4 Signale gemäß Figur 2 auf die Spaltenleitungen S1 bis S4 gegeben werden. Die Reihenleitungen R1 bis R3 sind einerseits über Dioden D11, D12, D13 auf die Reihenleitungen R11, R12 und R13 der Tastengruppe T1 und andererseits über entgegengesetzt gepolte Dioden D21, D22, D23 auf die Reihenleitungen R21, R22 und R23 der Tastengruppe T2 geschaltet. Die Abfrageimpulse der Ausgänge A1 bis A4 sind derart ausgebildet, daß in einem ersten Zyklus Zn einer Spalte S der hohe Potentialanteil und in einem nachfolgenden Zyklus Zn+1 der Spalte der niedrige Potentialanteil eines Ausgangs A zugeführt wird. So zeigt z.B. die Figur 2, daß im Zyklus Z1 bei der Abfrage der Spalte S1 die Taste T111 betätigt ist, weil der als Eingang geschaltete Port P1 einen positiven Potentialsprung erfährt, und daß im nachfolgenden Zyklus Z2 bei der Abfrage der Spalte S1 die Taste T222 betätigt ist, weil der als Eingang geschaltete Port P2 einen negativen Potentialsprung erfährt und daß im Zyklus Z5 bei der Abfrage der Spalte S3 die Taste T123 betätigt ist, weil diese auf dem als Eingang geschalteten Port P2 einen positiven Potentialsprung bewirkt.

In Figur 3 ist eine weitere Schaltung gezeigt, um die der Erfindung zugrunde liegende Aufgabe zu lösen.

Der Mikroprozessor uP besitzt Ein/Ausgänge (I/O-Ports) PA und PB zur Abga-

be und zum Empfang von Steuersignalen auf den Leitungen R und S. Eine erste Tastengruppe T1 mit den Tasten T111 bis T134 verbindet die Reihenleitungen R11 bis R13 mit den Spaltenleitungen S1 bis S4. Die Reihenleitungen R11 bis R13 sind über in Durchlaßrichtung gepolte Dioden D11 bis D13 mit den Ports PA1 bis PA3 verbunden. Die Spaltenleitungen S1 bis S4 sind mit den Ports PB1 bis PB4 des Mikroprozessors uP verbunden.

Eine zweiten Tastengruppe T2 mit den Tasten T211 bis T234 verbindet die Reihenleitungen R21 bis R23 mit den Spaltenleitungen S1 bis S4. Die Spaltenleitungen S1 bis S4 sind über in Durchlaßrichtung gepolte Dioden D21 bis D24 mit den Ports PB1 bis PB4 des Mikroprozessors uP verbunden. Die Reihenleitungen R21 bis R23 sind mit den Ports PA1 bis PA3 des Mikroprozessors uP verbunden. Während der Abfrage der Tastengruppe T1 sind die Ports PA1 bis PAm als Ausgänge und die Ports PB1 bis PBn als Eingänge geschaltet.

Während der Abfrage der Tastengruppe T2 sind die Ports PB1 bis PBn als Ausgänge und die Ports PA1 bis PAm als Eingänge geschaltet.

Zur Abfrage der Tasten werden die als Ausgänge geschalteten Ports jeweils auf Massepotential gelegt, während die übrigen Ports durch die Pull-up-Widerstände W auf ein hohes Potential gelegt sind. Das Massepotential wird über die Dioden D an den jeweils als Eingang geschalteten Port gelegt.

In Figur 4 sind die Signale auf den Leitungen R1 bis R3 und S1 bis S4 dargestellt in Verbindung mit den Zuständen der Ports PA1 bis PA3 und PB1 bis PB4, je nachdem ob sie als Ein- oder Ausgänge geschaltet sind. Es sind die Signale eingetragen, die an den jeweiligen Eingängen des Mikroprozessors uP entstehen, z.B. bei Betätigung der Tasten T122, T134, T211 oder T234. In der Zeitspanne t0 bis t1 sind die Ports PA1 bis PA3 als Ausgänge und die Ports PB1 bis PB4 als Eingänge geschaltet. In der Zeitspanne von t1 bis t2 sind die Ports PB1 bis PB4 als Ausgänge und die Ports PA1 bis PA3 als Eingänge geschaltet, was sich in den Zeitspannen t2 bis t3, t3 bis t4 usw. alternierend wiederholt.

Die Schaltung läßt sich nochmals auf die doppelte Anzahl von Tasten erweitern, wenn die Schaltung nach Figur 3 in der nach Figur 5 dargestellten Weise ergänzt wird, ohne daß auch hier mehr Leitungen bzw. Ports des Mikroprozessors benötigt werden.

Man erkennt wieder die beiden Tastengruppen T1 und T2 mit den Tasten T111 bis T134 und T211 bis T234. Hinzukommen zwei

weitere Tastengruppen T3 und T4 mit den Tasten T311 bis T334 und T411 bis T434. Die Spaltenleitungen S1 bis S4 der Tastengruppe T1 sind mit den Spaltenleitungen der Tastengruppe T3 und die Reihenleitungen R1 bis R3 der Tastengruppe T2 sind mit den Reihenleitungen der Tastengruppe T4 verbunden. Auch bei dieser Anordnung sind die Ports PA und PB des Mikroprozessors abwechselnd als Ein- und Ausgänge geschaltet. Die Tasten der Tastenfelder T3 und T4 sind über Hochpaßglieder HP mit den Ports verbunden. Der Zweck dieser Hochpaßglieder wird nachfolgend beschrieben. Sie dienen dazu, daß die beiden Tastengruppen T1/T3 bzw. T2/T4 bei der Abfrage unterscheidbar werden, wie nachstehend mit Hilfe der Figur 6 näher erläutert wird.

Während der Dauer Z1 sind die Ports PB und während der Dauer Z2 die Ports PA als Eingänge für die Tastengruppen T1 /T3 bzw. T2/T4 geschaltet. Das Kriterium zur Unterscheidung bei der Abfrage der Tastengruppen T1/T3 bzw. T2/T4 ist dadurch gekennzeichnet, daß bei den Tastengruppen T3 und T4 mit den Hochpaßgliedern HP während des Abfrageimpulses nur zu Beginn ein Signal auftritt, welches nach einer e-Funktion abklingt. Wenn also während der gesamten Abfragezeit ein Signal vorhanden ist, handelt es sich um eine Taste T3xy der Tastengruppe T3 oder um eine Taste T4xy der Tastengruppe T4, andernfalls um eine Taste der Tastengruppen T1 oder T2. In dem Diagramm nach Figur 6 sind als Beispiel die Tasten T111, T312, T421, T214, T432 und T233 betätigt.

Wenn die einzelnen Tastengruppen elektrisch voneinander getrennt sind, so bedeutet dies nicht, daß sie auch mechanisch voneinander getrennt sein müssen, sondern daß diese für den Bedienenden absolut eine optische Einheit bilden können.

Patentansprüche

1. Schaltungsanordnung zur Abfrage einer Tastatur, deren Tasten bei Betätigung matrixartig angeordnete Spaltenleitungen und Reihenleitungen miteinander verbinden, die mit Ausgängen bzw. Eingängen eines Mikroprozessors verbunden sind, wobei der Mikroprozessor aus der Koinzidenz eines zyklisch an den Ausgängen des Mikroprozessors stehenden Abfrageimpulses mit einem aktivierten Eingang des Mikroprozessors die momentan betätigte Taste identifiziert, **dadurch gekennzeichnet**, daß die Tastatur (T) derart in zwei Tastengruppen (T1, T2) elektrisch aufgeteilt ist, daß die erste Tastengruppe (T1) durch Impulse einer be-

stimmten Polarität und die zweite Tastengruppe (T2) durch Impulse einer entgegengesetzten Polarität abgefragt wird.

2. Schaltungsanordnung zur Abfrage einer Tastatur, deren Tasten bei Betätigen matrixartig angeordnete Spaltenleitungen und Reihenleitungen miteinander verbinden, die mit Ausgängen bzw. Eingängen eines Mikroprozessors verbunden sind, wobei der Mikroprozessor aus der Koinzidenz eines zyklisch an den Ausgängen des Mikroprozessors stehenden Abfrageimpulses mit einem aktivierten Eingang des Mikroprozessors die momentan betätigte Taste identifiziert, **dadurch gekennzeichnet**, daß die Tastatur (T) derart in zwei Tastengruppen (T1 , T2) aufgeteilt ist, welche von den Ein- und Ausgängen des uP abwechselnd abgefragt werden. 5

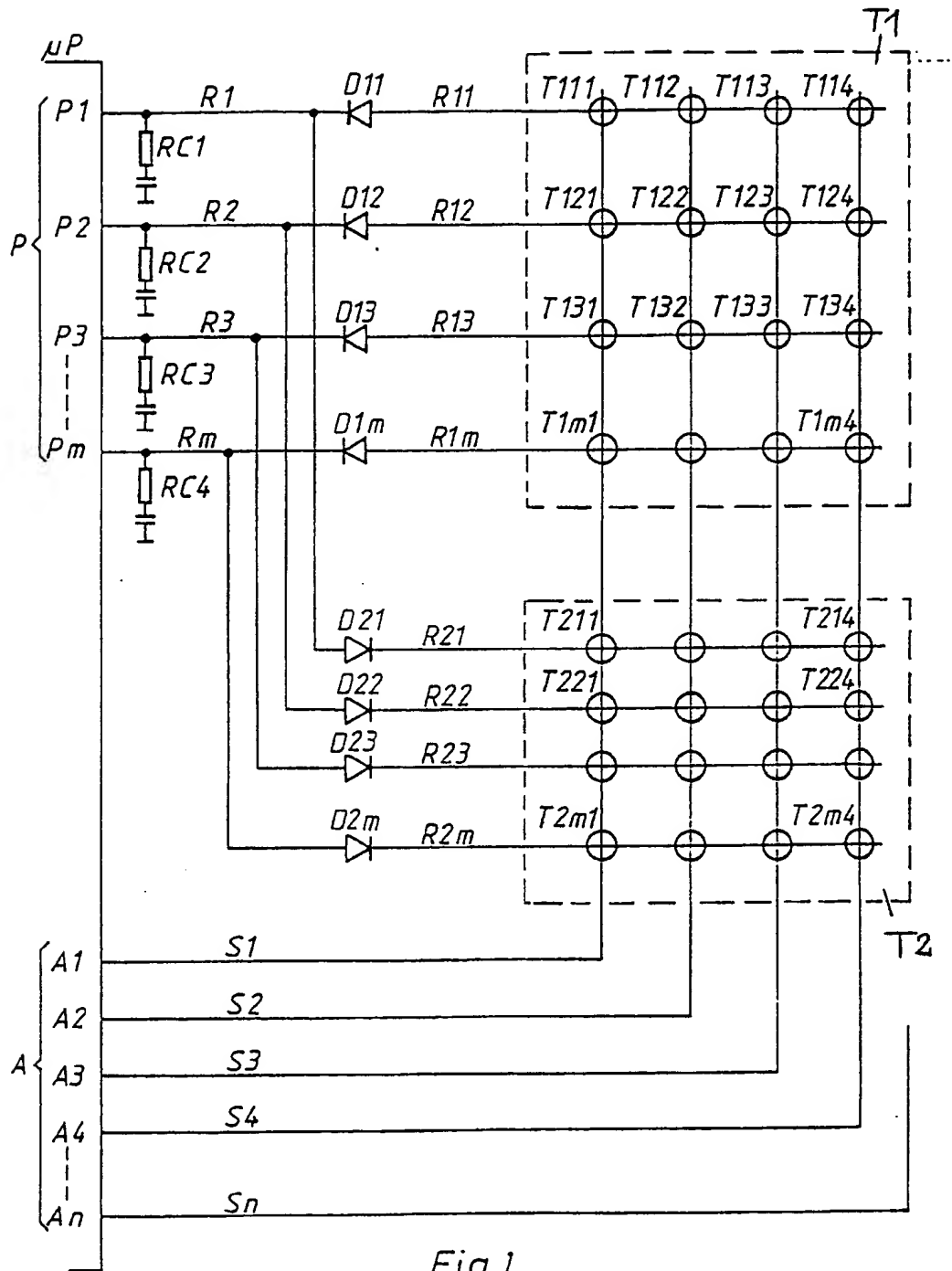
3. Schaltungsanordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß der Mikroprozessor (uP) eine erste Gruppe von Ports (P1, P2 bis Pm) besitzt, welche als Ein- und Ausgänge schaltbar sind und daß eine zweite Gruppe von Ports (A1, A2 bis An) vorgesehen ist, die als Ausgänge geschaltet sind und an denen die Abfrageimpulse unterschiedlicher Potentiale (H,L) liegen und daß die als Ausgang geschalteten Ports (P1, P2 bis Pm) abwechselnd unterschiedliche Potentiale (L, H) abgeben, wobei die Ports (A1, A2 bis An) den Spaltenleitungen (S11, S12 bis S1n) der beiden Tastengruppen (T1, T2) zugeordnet sind und daß an die Ports (P1, P2 bis Pm) die Reihenleitungen (R11, R12 bis R1m) geschaltet sind, die einerseits über in Durchlaßrichtung gepolte Dioden (D11, D12 bis D1m) mit den Reihenleitungen der ersten Tastengruppe (T1) und über entgegengesetzt gepolte Dioden (D21, D22 bis D2m) mit den Reihenleitungen der zweiten Tastengruppe (T2) verbunden sind. 10 15 20 25 30 35 40

4. Schaltungsanordnung nach Anspruch 2, **dadurch gekennzeichnet**, daß der Mikroprozessor (uP) zwei Gruppen von I/O-Ports (PA, PB) besitzt, die im Gegentakt abwechselnd als Ein- und Ausgänge geschaltet sind, und daß die jeweils als Eingänge geschalteten Ports (PA, bzw. PB) die von den jeweils als Ausgänge geschalteten Ports (PB bzw. PA) abgegebenen Abfrageimpulse für die Tastengruppen (T1 bzw. T2) auswerten. 45 50

5. Schaltungsanordnung nach Anspruch 4, **dadurch gekennzeichnet**, daß die erste Tastengruppe (T1) mit seinen Tasten T111 bis T1mn) mit seinen Reihenleitungen (R11 , R12 bis 55

R1m) über in Durchlaßrichtung gepolte Dioden (D11 , D12 bis D1m) mit der ersten Gruppe von I/O-Ports (PA1 , PA2 bis PAm) und mit seinen Spaltenleitungen (S11, S12 bis S1n) mit der zweiten Gruppe von I/O-Ports (PB1, PB2 bis PBn) verbunden ist, und daß an die erste Gruppe von I/O-Ports (PA1 , PA2, bis PAm) die Reihenleitungen (R21, R22 bis R2m) der zweiten Tastengruppe (T2) mit seinen Tasten (T211, T212 bis T2mn) geschaltet sind, dessen Spaltenleitungen (S21, S22 bis S2n) über in Durchlaßrichtung gepolte Dioden (D21, D22 bis D2n) mit der zweiten Gruppe von I/O-Ports (PB1, PB2 bis PBn) verbunden sind.

6. Schaltungsanordnung nach Anspruch 5, **dadurch gekennzeichnet**, daß der ersten Tastengruppe (T1) eine dritte Tastengruppe (T3) und der zweiten Tastengruppe (T2) eine vierte Tastengruppe (T4) parallelgeschaltet ist, wobei in die Reihenleitungen (R) der dritten Tastengruppe (T3) und in die Spaltenleitungen (S) der vierten Tastengruppe (T4) Hochpässe (HP) geschaltet sind. 20 25 30 35 40



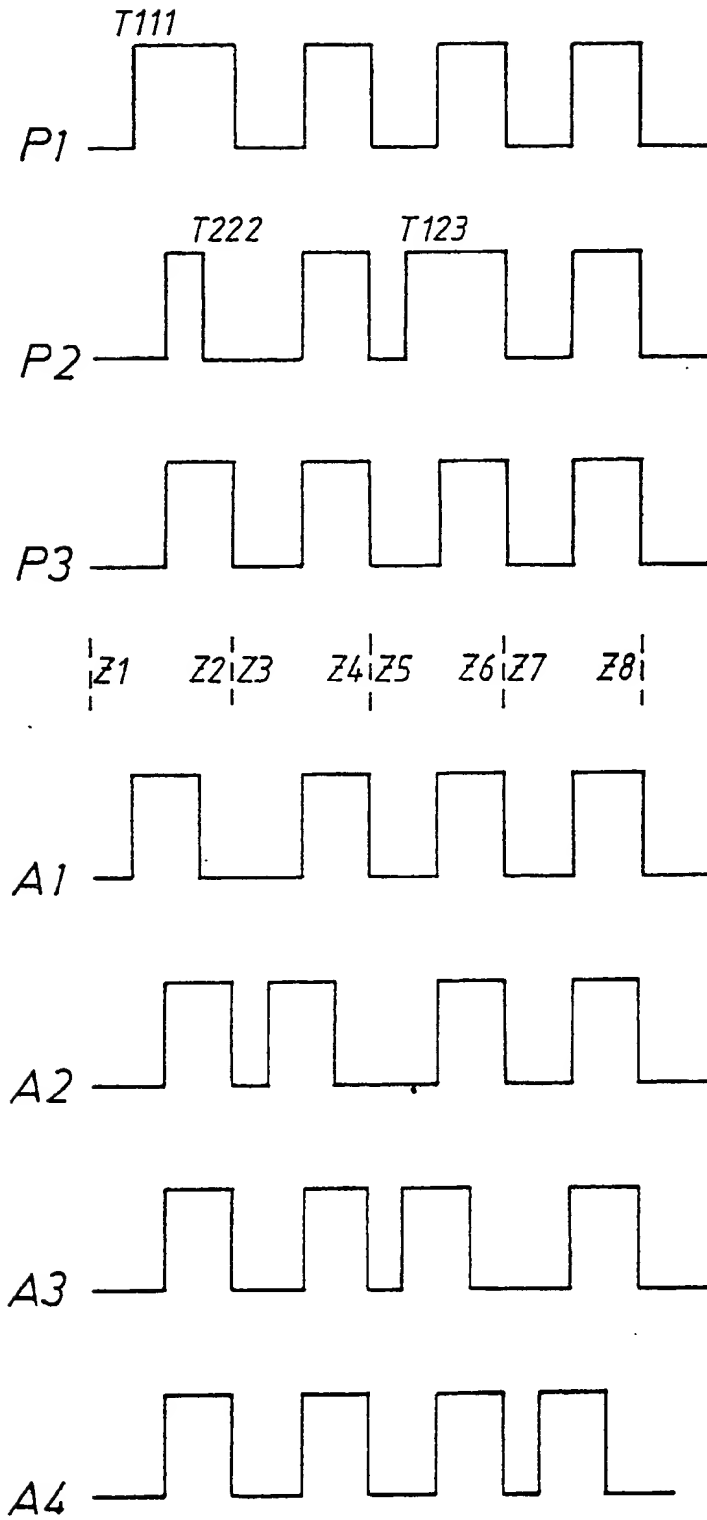


Fig.2

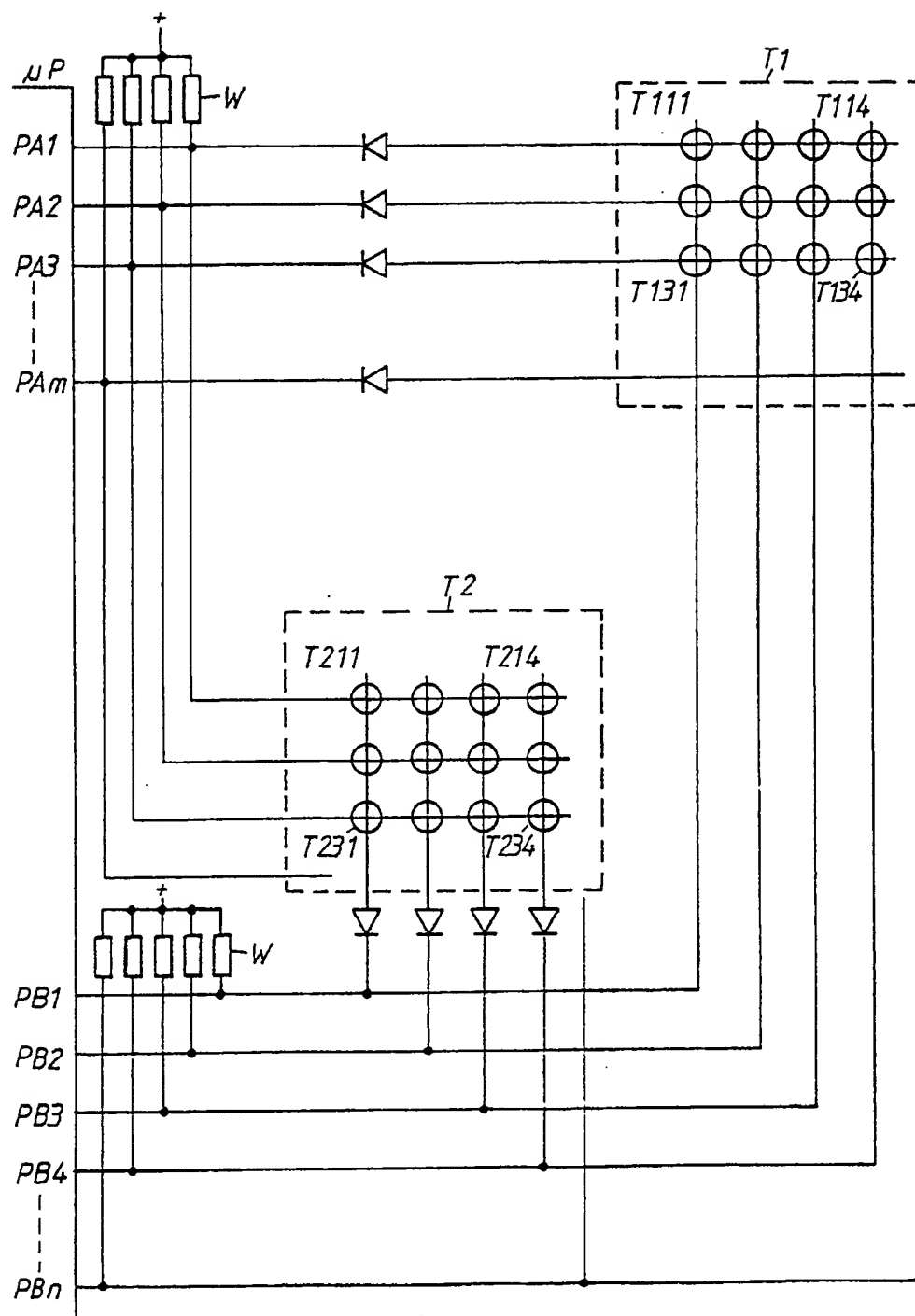


Fig. 3

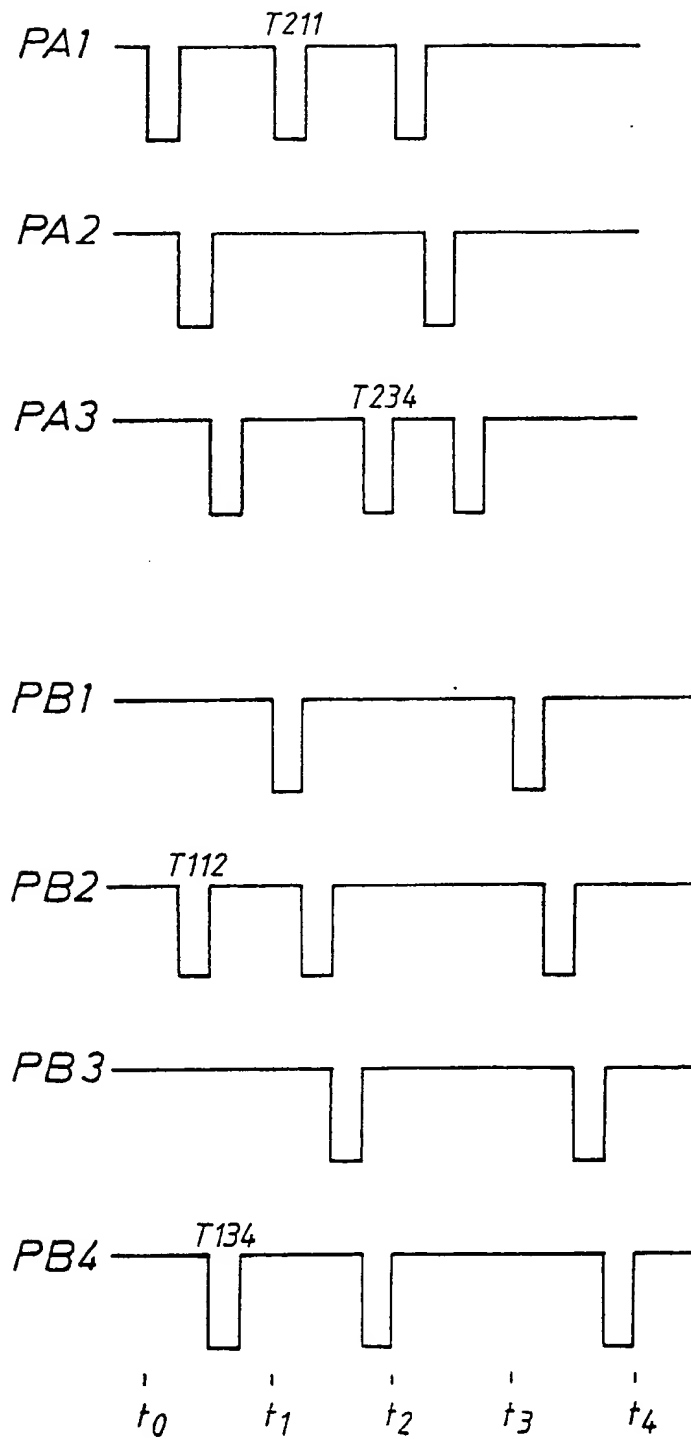


Fig. 4

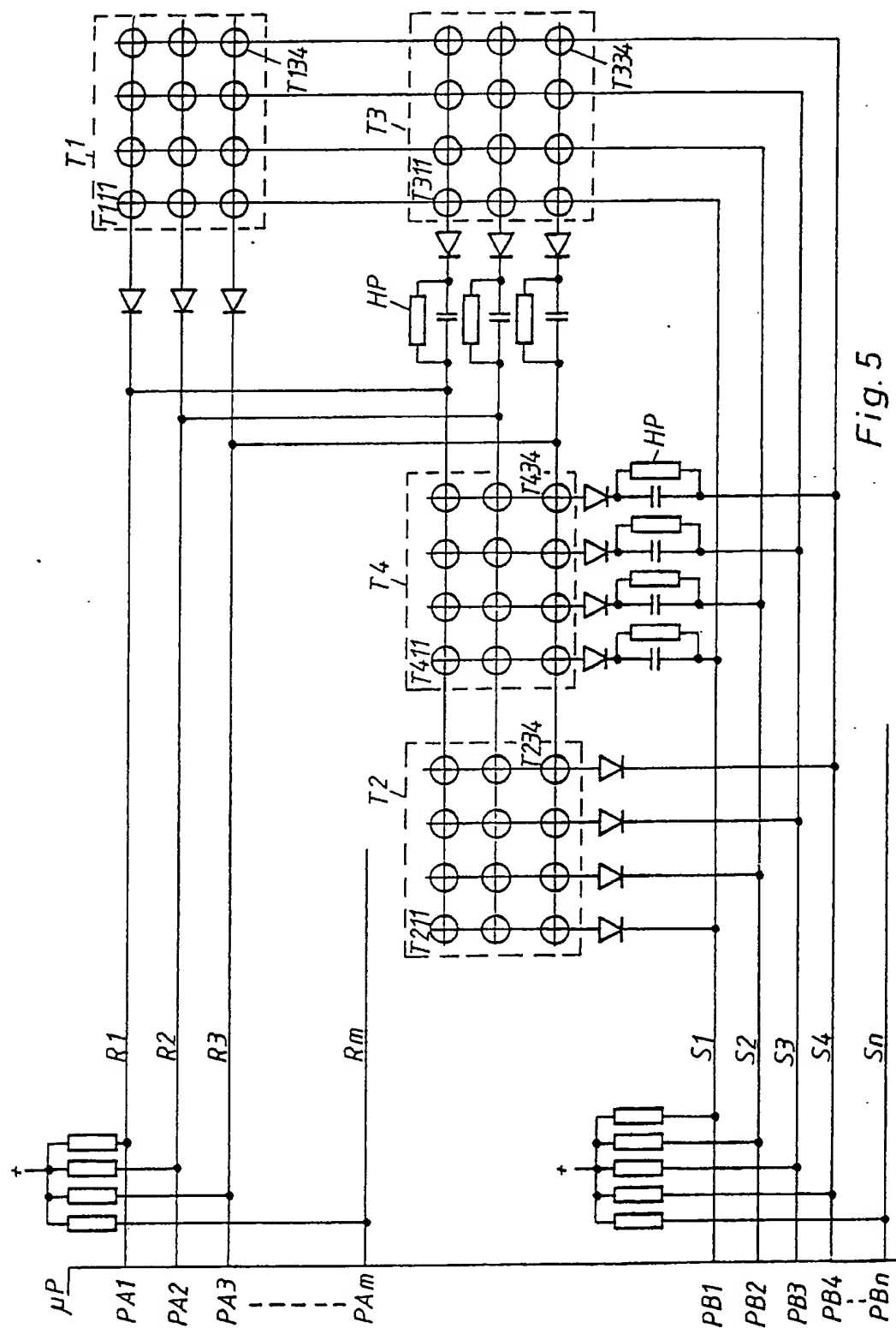


Fig. 5

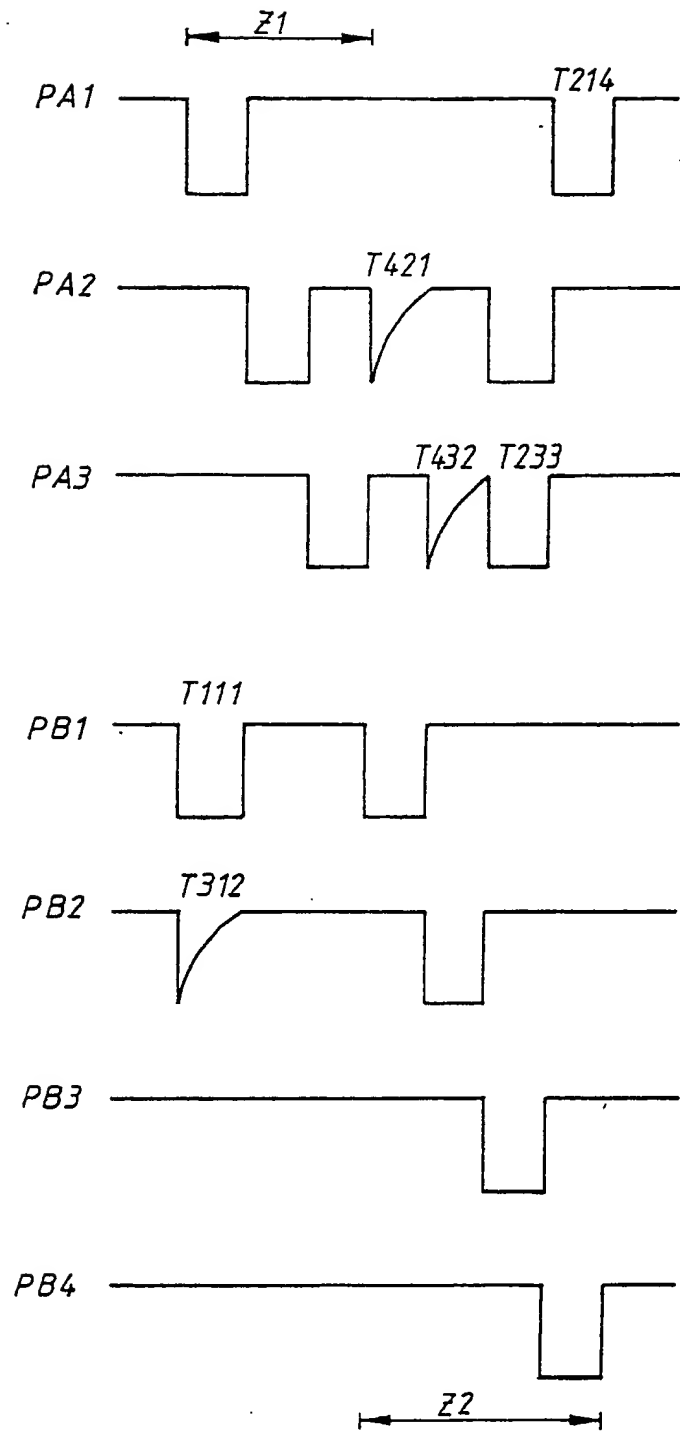


Fig.6



Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung

EP 91 10 0315

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int. Cl.5)
X	PATENT ABSTRACTS OF JAPAN, Band 7, Nr. 172 (P-213)[1317], 29. Juli 1983; & JP-A-58 78 224 (MITSUBISHI DENKI K.K.) 11-05-1983 * Fig.; Seite (P-213)[1317] * - - -	1-3	H 03 M 11/20
X	DE-C-3 315 683 (TEXAS INSTRUMENTS) * Figuren 1-4; Spalte 3, Zeile 24 - Spalte 10, Zeile 5 * - - -	2,4,5	
A	ELECTRONIC DESIGN, Band 26, Nr. 25. 6. Dezember 1978, Seite 120, Rochelle Park, US; G. BUURMA: "Expand a keyboard matrix by adding isolation diodes to a key encoder" * Fig.; Seite 120 * - - -	6	
X	US-A-4 673 933 (BAUER) * Figur 5; Spalte 3, Zeilen 46-63 * - - - - -	1	
			RECHERCHIERTE SACHGEBIETE (Int. Cl.5)
			H 03 M
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
Recherchenort		Abschlußdatum der Recherche	
Den Haag		25 April 91	
		Prüfer	
		FEUER F.S.	
KATEGORIE DER GENANNTEN DOKUMENTE X: von besonderer Bedeutung allein betrachtet Y: von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A: technologischer Hintergrund O: nichtschriftliche Offenbarung P: Zwischenliteratur T: der Erfindung zugrunde liegende Theorien oder Grundsätze			
E: älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D: in der Anmeldung angeführtes Dokument L: aus anderen Gründen angeführtes Dokument ----- & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument			

DISCLAIMER COPY

CLIPPEDIMAGE= EP000441129A1
PUB-NO: EP000441129A1
DOCUMENT-IDENTIFIER: EP 441129 A1
TITLE: Keyboard sensing circuit.

PUBN-DATE: August 14, 1991

INVENTOR-INFORMATION:

NAME	COUNTRY
FUELDNER, FRIEDRICH	DE
BAAS, DIETER	DE

ASSIGNEE-INFORMATION:

NAME	COUNTRY
THOMSON BRANDT GMBH	DE

APPL-NO: EP91100315
APPL-DATE: January 11, 1991

PRIORITY-DATA: DE04001269A (January 18, 1990)
INT-CL (IPC): H03M011/20
EUR-CL (EPC): H03M011/20

ABSTRACT:

2.1 In order to scan a keyboard, row and column lines disposed in the form of a matrix are interconnected via key contacts and the signals fed to the inputs of an evaluation circuit. With n rows and m columns, $m \times n$ keys can be scanned.

2.2 With an identical number of lines, the number of keys of a keyboard can be doubled to $2 (m \times n)$ if the evaluation circuit has bidirectional ports PA and PB for the row and column lines in order to scan the keyboard, where two groups of keys T1 and T2 are formed from $n \times m$ keys. The row lines of one group of keys are connected via diodes to first ports PA of the evaluation circuit and the column lines of the first group of keys are connected to second ports of the evaluation circuit. The row lines of the second group of keys T2 are connected to the first ports of the evaluation circuit and the column lines of the second group of keys T2 are connected via diodes to the second ports PB of the evaluation circuit. The first and second ports are switched alternately as inputs and outputs, where the sampling pulses occur in a cyclic sequence at the respective outputs.

NOT AVAILABLE

2.3 Keyboard for the control of electronic devices. <IMAGE>

NOT AVAILABLE FOR